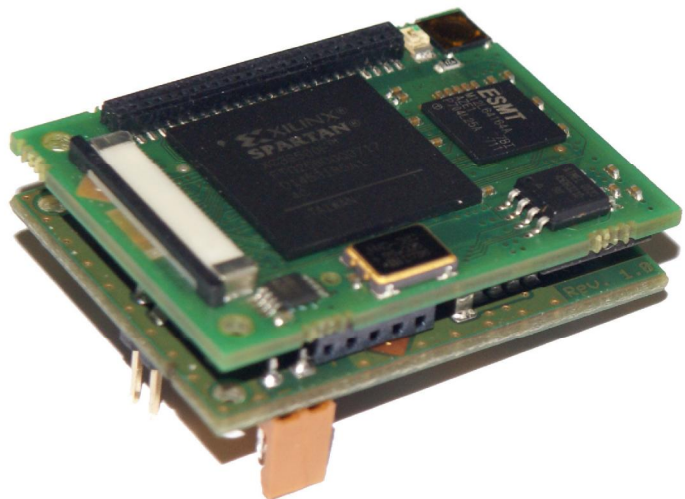
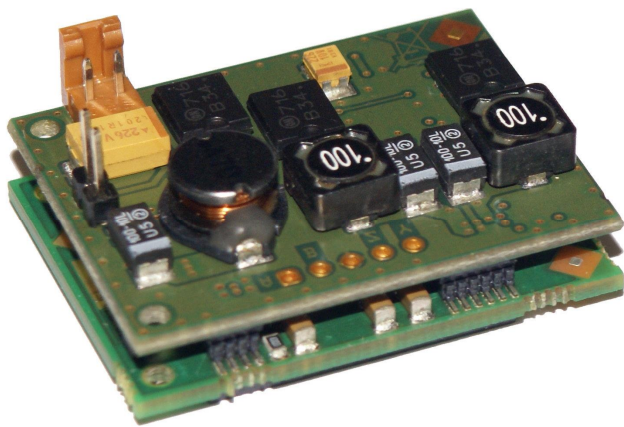


AVT Spartan-3E Development Kit Kurzbeschreibung

AVT DK S3E-500 (V1.0) 21.05.2008



Inhaltsverzeichnis

Kapitel 1: Einführung

Kapitel 2: Komponenten und Eigenschaften

Kapitel 1: Einführung

Das AVT Spartan-3E Development Kit bietet eine kostengünstige, flexible und einfach zu benutzende Entwicklungsplattform für Spartan-3E Designs.

Vorteile:

- Entwickeln sie ihre Applikation auf dem Development Kit und bestellen sie angepaßte Version des Development Kits für ihr finales Produkt zu günstigen Konditionen. Sie sparen die kostenintensive Entwicklung einer mehrlagigen komplexen Platine und sind schneller am Markt mit einer getesteten Lösung. Applikation und Produktentwicklung auf nur einem Development Kit.
- Das Design des Development Kits ist sehr platzsparend und besteht in der Grundvesion aus zwei Platinen mit nur 40 x 30 mm². Finale Produkte mit minimalen Abmessungen und großer Leistungsfähigkeit sind problemlos realisierbar.
- Wir verwenden einen modernen Spartan-3E FPGA der Firma XILINX mit bis zu 1.200.000 Systemgattern
- Sie finden einen schnellen Einstieg in die FPGA Programmierung durch die von uns entwickelte Modulare Grafische Programmierung (MGP) auf der Basis von Schematics; schnelle einfache Applikationserstellung mit Rahmenprogramm und Funktionsmodulen; sehr kurze Einarbeitungszeiten.
- Zur Unterstützung und zur Einarbeitung kann auch die Teilnahme an unseren applikationsorientierten Seminaren die entscheidende Hilfe sein

Anwendungen:

- Videobearbeitung, Audioverarbeitung
- Bildverarbeitung
- anspruchsvolle digitale Signalverarbeitung
- IP Core basierte Systeme
- Datenübertragung und Netzwerktechnik
- Echtzeitberechnungen

Kapitel 2: Komponenten und Eigenschaften

Die Abbildung 2-1 zeigt das komplette AVT Spartan-3E Development Kit, welches folgende Komponenten und Eigenschaften beinhaltet:

Es stehen 2 FPGA als Bestückungsvarianten zur Auswahl:

1. XILINX Spartan-3E XC3S500E FPGA in einem 256 PIN Ball Grid

Array Gehäuse (XC3S500E-6FTG256)

- § 500.000 Systemgatter
- § 4.656 Slices (10.476 Logikzellen)
- § 360 kBit Block RAM
- § maximal 73 kBit Distributed RAM
- § 20 Hardware Multiplizierer
- § 4 x DCM (Digital Clock Manager)

2. XILINX Spartan-3E XC3S1200E FPGA in einem 256 PIN Ball Grid

Array Gehäuse (XC3S1200E-6FTG256)

- § 1.200.000 Systemgatter
- § 8.672 Slices (19.512 Logikzellen)
- § 504 kBit Block RAM
- § maximal 136 kBit Distributed RAM
- § 23 Hardware Multiplizierer
- § 8 x DCM (Digital Clock Manager)

• ATMEL 32 MBit SPI Flash Baustein (AT45DB321D) oder ähnlicher

- § minimal 100.000 Löschzyklen
- § 20 Jahre Datensicherheit bei 125 °C

• 1 x 128 MBit SDRAM der Firma Micron (MT48LC16M16A2FG)

- § organisiert 4 Megabit x 16 x 4 Bänke
- § voll synchrone Register-zu-Register Operationen
- § auch als 256 MBit möglich
- § es werden auch kompatible SDRAM Bausteine der Hersteller Promos, ESMT, Quimonda oder ähnliche verwendet

-
- **1 x 64 MBit SDRAM der Firma Micron (MT48LC2M32B2TG)**
 - § organisiert 512 Kilobit x 32 x 4 Bänke
 - § voll synchrone Register-zu-Register Operationen
 - § es werden auch kompatible SDRAM Bausteine der Hersteller Promos, ESMT, Quimonda oder ähnliche verwendet

 - JTAG Programmierport (BU1)
 - SPI Flash Programmierport (BU1)
 - 2 x 30-polige ZIF-Sockel mit nutzerdefinierbaren Ein- oder Ausgängen (BU3 & BU4)
 - 1 x 50-polige Buchse mit nutzerdefinierbaren Ein- oder Ausgängen (BU2)
 - eine Spannungsversorgung mit Eingangsspannungen von 5..36 V DC (Powerplatine)
 - Taktversorgung mit 96 MHz
 - Temperatursensor
 - Reset-Taster
 - DONE LED

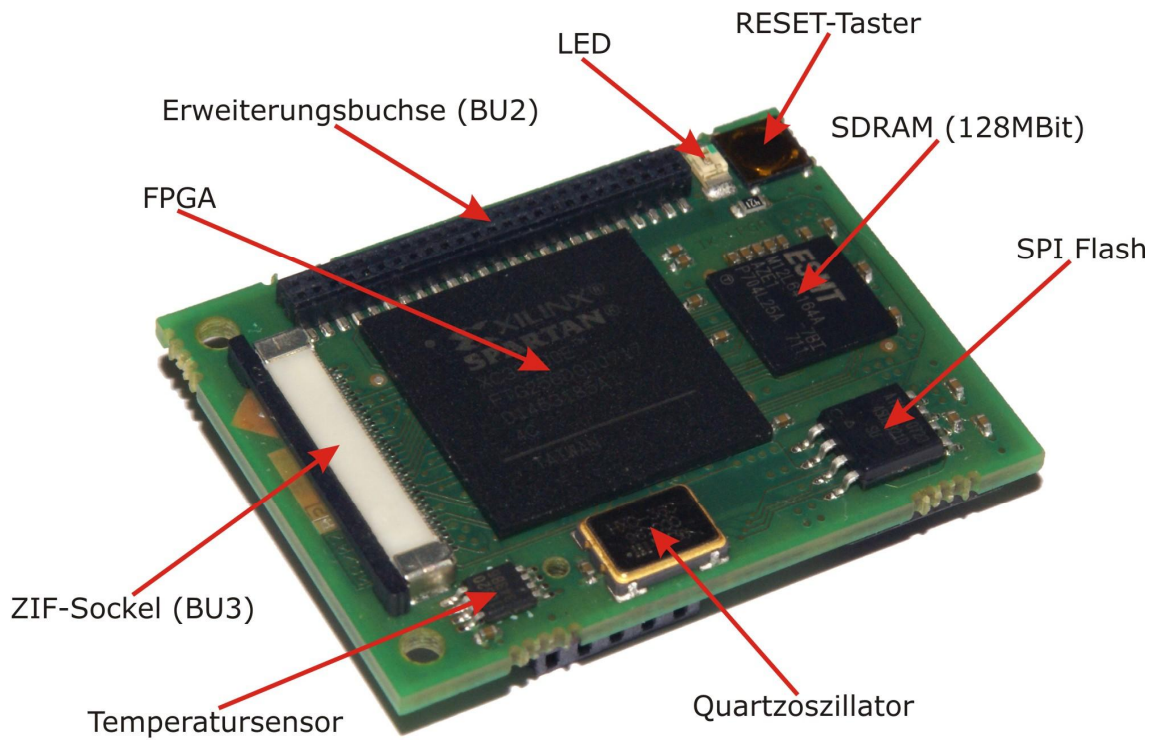


Abbildung 2-1: AVT Spartan-3E Development Kit (Vorderseite)

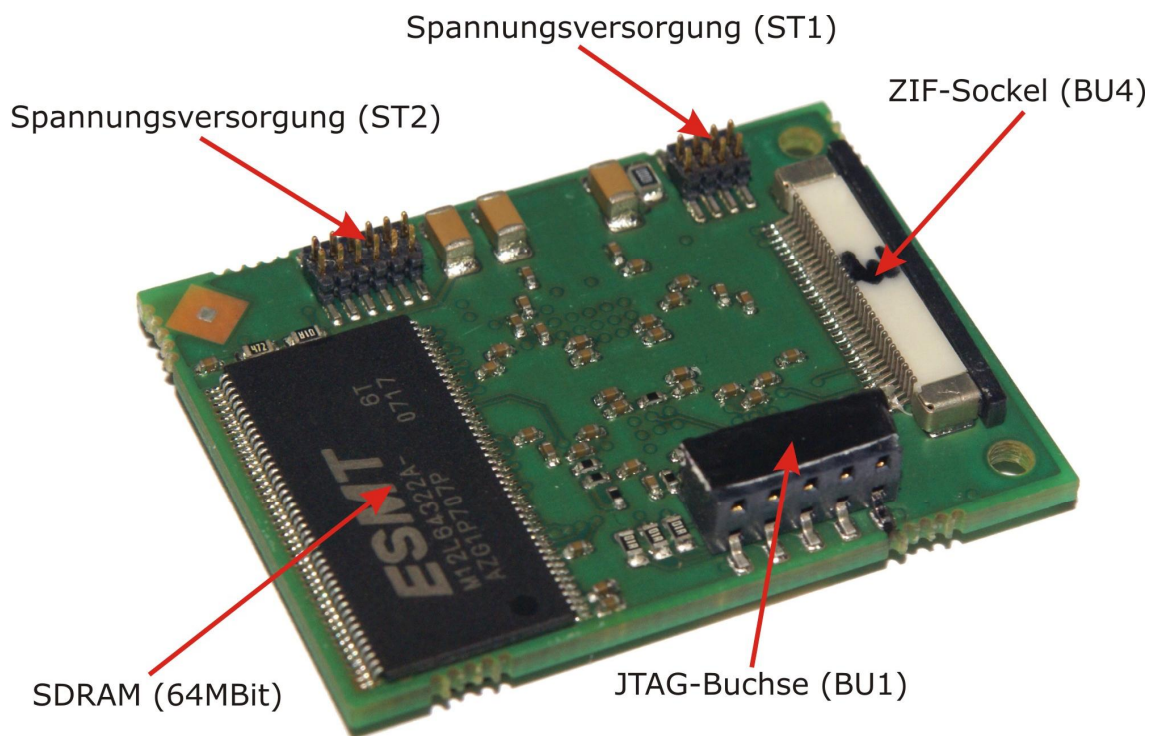


Abbildung 2-2: AVT Spartan-3E Development Kit (Rückseite)